



2013年10月2日

株式会社サイコックス（東京都千代田区、代表取締役社長 加藤 光治）および加賀電子株式会社（東京都千代田区、代表取締役社長 塚本 外茂久）は、独立行政法人産業技術総合研究所（茨城県つくば市、理事長 中鉢 良治）および京都大学（京都府京都市左京区、総長 松本 紘）と共同で、貼り合せ構造を有する SiC（シリコンカーバイド：炭化珪素）基板の実用化技術について研究開発を行っておりますが、このたび、その成果を 2013 年 9 月 29 日から 10 月 4 日まで開催の ICSCRM2013（宮崎県フェニックス・シーガイア・リゾート）にて発表（発表者は京都大学）することになりましたので、お知らせします。

今回発表する貼り合せ SiC 基板技術は、独立行政法人産業技術総合研究所 集積マクロシステム研究センターの高木秀樹チーム長（表面活性化接合（SAB）装置およびプロセスの要素技術）、京都大学大学院工学研究科の須田淳准教授（SiC 材料、デバイス・プロセス技術、評価技術）、SiC 材料の研究開発ベンチャーである株式会社サイコックス（SiC 材料・基板製造プロセス技術、評価技術）がそれぞれの得意技術を融合して共同開発しているものです。商品化後、加賀電子株式会社が販売を担当する予定です。

近年、高効率、小型化が期待できる SiC パワーデバイスの電車やエアコンへの適用が進み、実用化へのめどがつきつつあります。このような状況のなか、SiC 基板の 4 インチから 6 インチへの大口径化の動きが加速され、かつ低コスト化への要望も強くなってきています。しかしながら、現在の SiC 基板の製造方法では、結晶成長速度の限界や結晶の切断、研磨速度の限界から、結晶の品質を維持・向上させることと、製造コストを低減することの両立が困難でした。

共同開発した貼り合せ SiC 基板技術は、低コスト支持基板の上に、高品質な単結晶薄膜を貼り合わせることによって、SiC 単結晶の品質を劣化させることなしに、製造コストを従来の 1/2 以下に低減することが可能になります。今回の発表では、4 インチの貼り合せ SiC 基板の結晶品質の評価から今後の大口径での実用性を提示します。

SiC 基板の低コストが可能になれば、SiC デバイスは、その高耐圧、低損失性という特長を持ったパワーデバイスとして、今後自動車やコンピュータ、産業機器、送電などあらゆる分野での省エネルギー化に貢献できることから、今後ますますの市場拡大が可能になると考えられます。

本リリースに関する問合せ先：

株式会社サイコックス 管理部
塚本 真也 連絡先：050-5509-4749

加賀電子株式会社 広報室
滝澤 淳浩 連絡先：03-4455-3131

京都大学大学院工学研究科 電子工学専攻半導体物性工学分野
須田 淳 連絡先：075-383-2301

独立行政法人産業技術総合研究所 集積マクロシステム研究センター
大規模インテグレーション研究チーム
高木 秀樹 連絡先：029-861-7217



〒101-0021 東京都千代田区外神田 3-18-12

住友不動産秋葉原ビル 12階 14号室

TEL：050-5509-4749 FAX：03-6206-4816

URL：<http://sicoxs.com>